

WaveFormer Pro in Simulationsumgebungen mit ModelSim

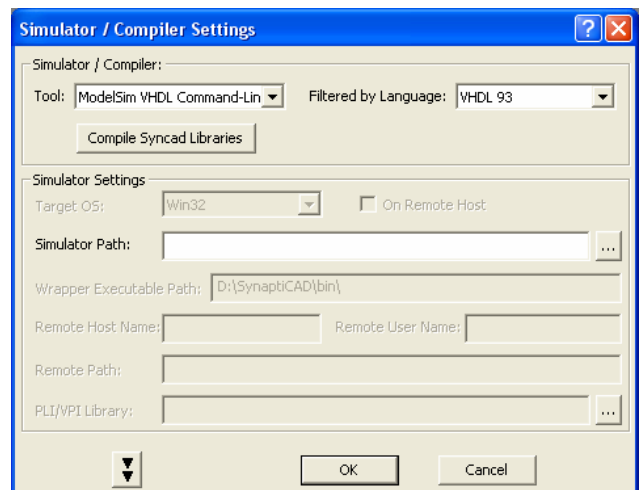
WaveFormer Pro ist hervorragend zur Entwicklung von Stimulie für Simulationen geeignet. Die grafische Oberfläche bietet Ihnen ein sehr übersichtliches Arbeitsumfeld.

Wenn Sie zum ersten Mal mit der Kombination aus WaveFormer Pro und ModelSim arbeiten, müssen Sie die

Testbench Library Modelle mit ModelSim zusammen compilieren.

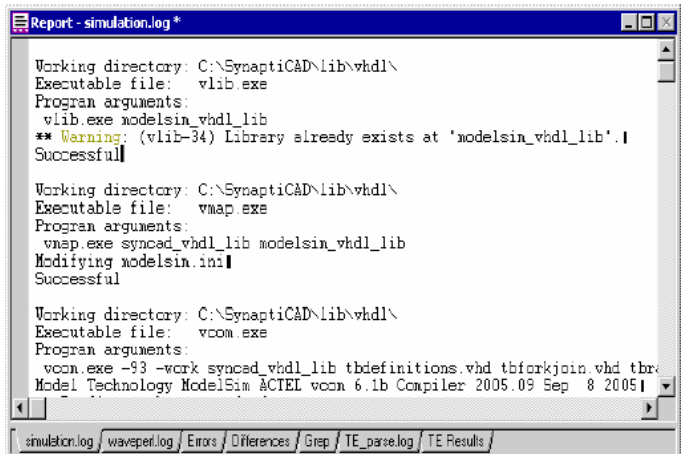
Im WaveFormer Pro öffnen Sie im Menü **Options>Simulator/Compiler Settings** das nebenstehende Fenster. Hier sind die Einstellungen vorzunehmen, damit die Tools später zusammenarbeiten. Sie erkennen hier auch, dass Sie mit WaveFormer Pro eine Vielzahl von Simulationstools mit Stimulies in unterschiedlichen HDLs bedient werden können.

Zum Compilieren benutzen Sie bitte die Bedienschnittfläche **Compile Syncad Libraries**.



Im WaveFormer Pro und im TestBencher Pro finden Sie viele Log-Dateien. Das Resultat Ihrer Vorbereitungsarbeit ist in **simulation.log** zu sehen.

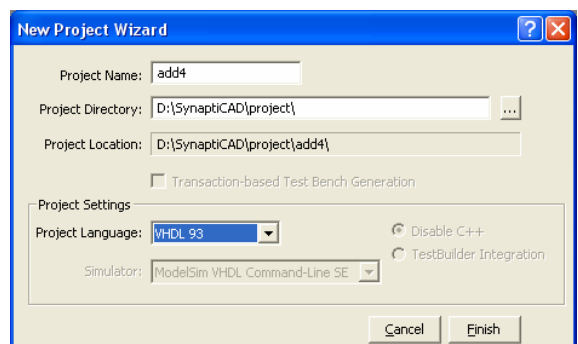
Falls die Information nicht sofort angezeigt werden sollte, so bringen Sie das Fenster im Menü **Window>Report** zur Anzeige.



Als nächste Vorbereitung soll ein **Projekt in WaveFormer Pro** angelegt werden.

Mit dem Menü **Project>New Project** erhalten Sie neben stehendes Fenster und bringen hier Ordnung in Ihr Vorhaben: Projekt Name, Speicherort, HD Sprache.

Die gewählte Projekt Sprache definiert für den Parser in WaveFormer Pro die HDL, in der das MUT (Model Under Test) geschrieben ist.

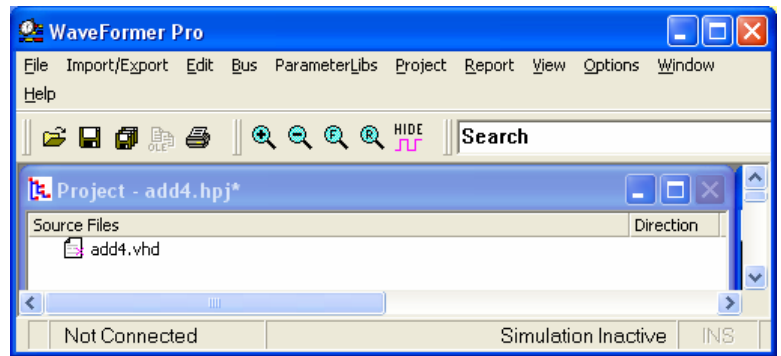


Model Under Test (MUT)

Nachdem alles eingestellt und mit Finish bestätigt wurde, kommt sofort das neue, leere Projekt Fenster.

Mit der rechten Maustaste (RMT) wird jetzt das MUT mit **Copy New Source Files** dem Projekt zugeordnet.

Sie finden dieses Beispiel hier:
LW:\SynaptiCAD\Examples\add4.vhd

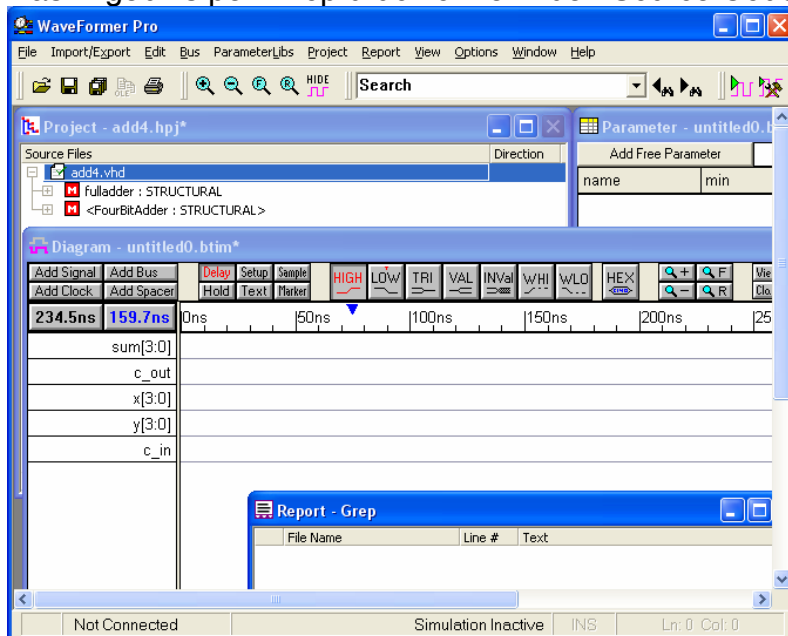


Signal Namen und Port Informationen des MUT



Jetzt kommt die Dienstleistung von WaveFormer Pro mit einer Funktion aus TestBencher Pro: Mit einem kleinen Knopf werden die Signal Namen und Port Informationen aus dem MUT extrahiert.

Das Ergebnis per Knopfdruck ohne in den Source Code schauen zu müssen.



Empfehlung: Speichern Sie das Diagramm unter dem Namen add4test.btim mit **File>Save Timing Diagram As** im Projekt Ordner.

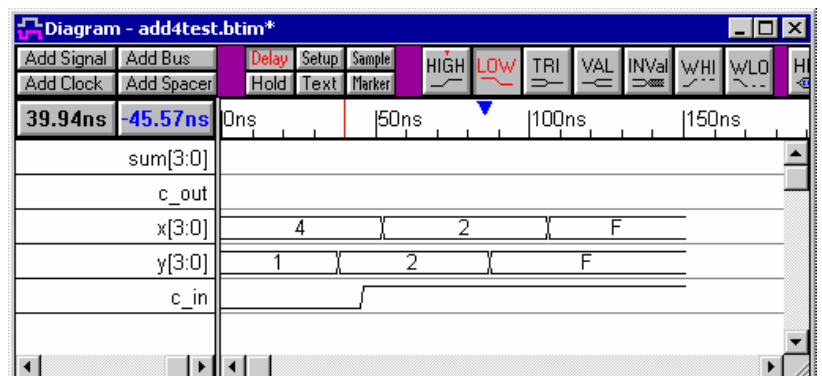
btim ist das Dateiformat vom WaveFormer Pro, TestBencher Pro & Co.

Im Projekt Fenster sind jetzt einige Informationen über Ihr MUT sichtbar und im Timing Diagramm sind alle Signale eingetragen. Mehr kann WaveFormer Pro jetzt nicht für Sie machen.

Transaktion definieren

Die Situation, die Sie simulieren wollen, muss jetzt in das Timing Diagramm eingetragen werden.

Hier sind die Stimulie der Eingangs-Signale eingetragen.

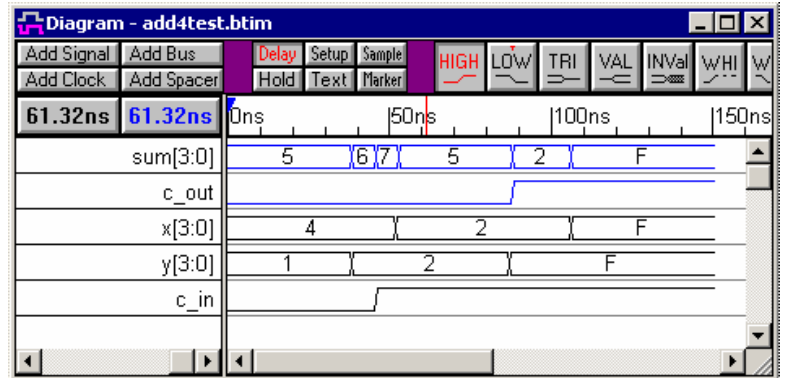


Erwartetes Simulationsergebnis definieren

Hier sind auch die erwarteten Ausgangs Signal- und Bus-Zustände bezogen auf die Eingangs-Signal und Bus-Situation eingetragen.

WaveFormer Pro kann Eingangs- und Ausgangs-Signale unterscheiden: Die Ausgangs-Signale sind blau dargestellt.

Ein guter Zeitpunkt wieder zu speichern.

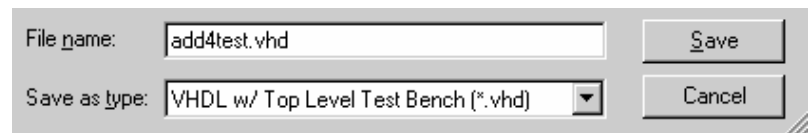


Export der Stimulie Datei

Die Stimulie Datei für diese dargestellte Situation ist jetzt fast fertig: Es fehlt noch die Stimulie Datei in VHDL.

Mit dem Menue

Export/Import>Export Timing Diagram As exportieren Sie das Timing Diagramm im VHDL Format.



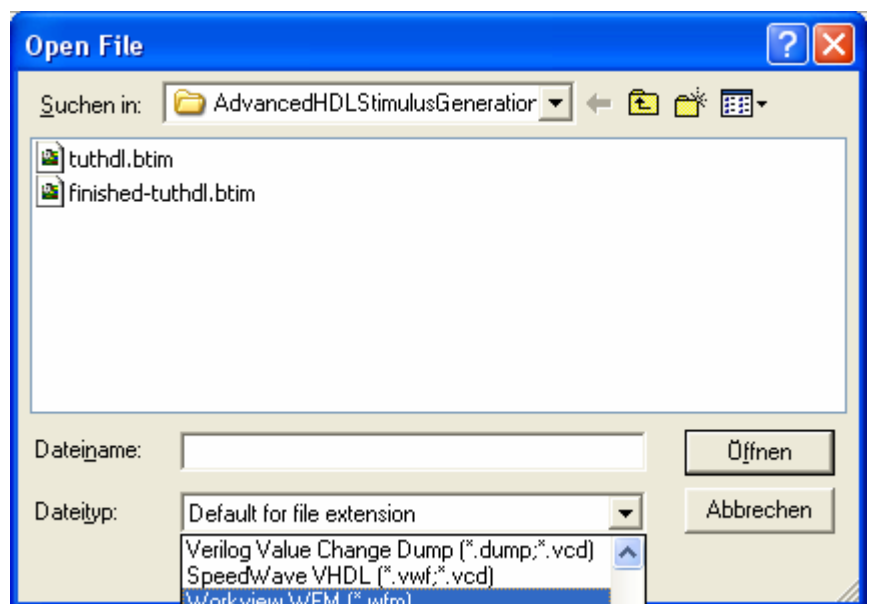
Jetzt können Sie mit Modelsim simulieren,

Vorausgesetzt die Konfiguration stimmt. Modelsim muss natürlich Zugriff auf die Libraries, Das MUT und die Testbench haben.

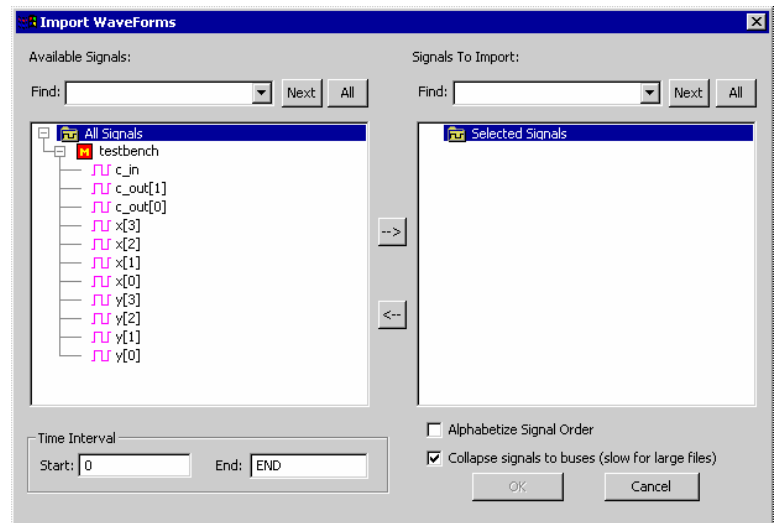
Und nach der Simulation mit Modelsim können Sie zur Sicherheit das Simulations-Ergebnis mit der erwarteten Soll-Vorgabe vergleichen.

Import des Simulations-Ergebnisses - der vcd-Datei

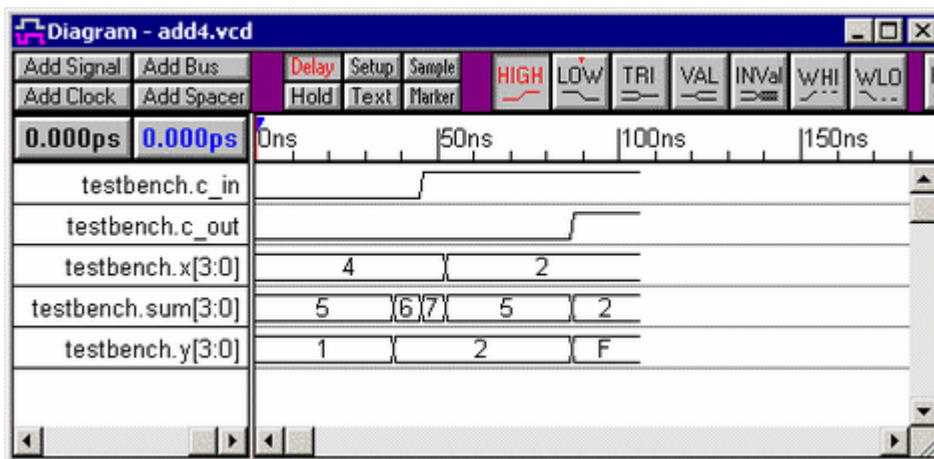
WaveFormer Pro hat eine Vielzahl von Import- und Export Möglichkeiten. In dem hier beschriebenen Verfahren haben wir schon ein Timing Diagramm als VHDL Datei als Stimulie für eine Simulation mit Modelsim exportiert. Ein Export für Pattern Generatoren wäre ebenfalls möglich.



Für den Import im **Menue Import/Export>Import Timing Diagram From** bietet WaveFormer pro wieder einigen Komfort: Die aus der Simulation kommenden einzelnen Bus Signale stellt WaveFormer Pro aufgrund der Aktivierung von **Collaps signals to buses** im Timing Diagramm dann wieder als Bus dar.



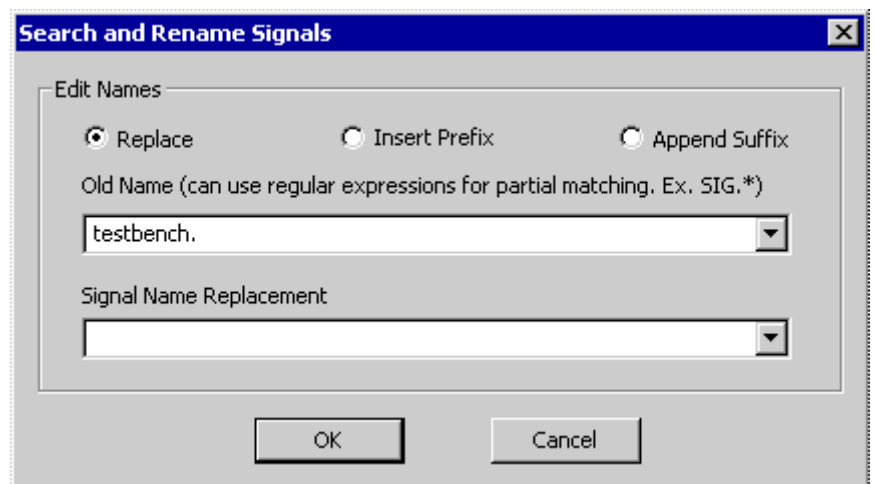
Das Simulations-Ergebnis



Diese Timing Diagramm stellt ein Simulations-Ergebnis optisch dar – sehr übersichtlich.

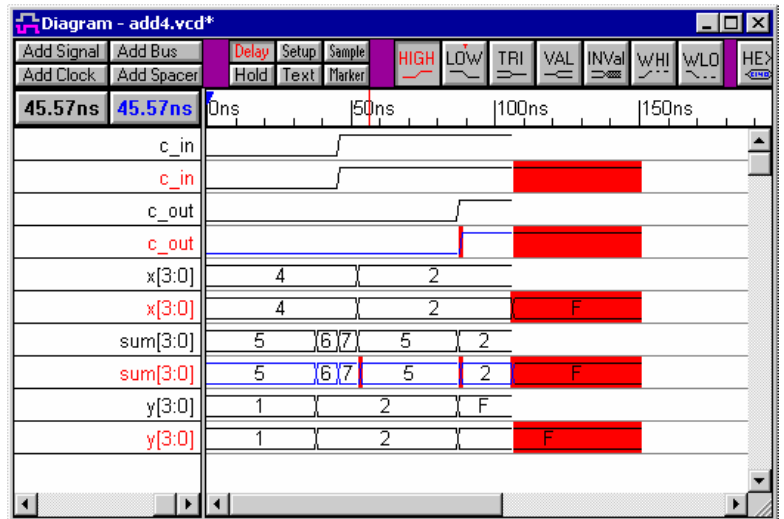
IST-SOLL Vergleich

Zum Vergleichen der Signale benutzt WaveFormer Pro die Signalnamen als Bezug – also müssen die Signalnamen aus der VCD Datei mit den Signalnamen des SOLL-Diagrammes identisch sein. In der Praxis ist das selten so. Also muss ein wenig an den Signalnamen manipuliert werden: WaveFormer Pro hat hierfür im Menue **Edit>Search and Rename Signals**.



Der Vergleich des Simulations-Ergebnisses mit der Design Vorgabe

Der Vergleich ist sehr schnell und einfach gemacht: Mit dem Menue **File > Compare Timing Diagram** vergleichen Sie ein das in WaveFormer Pro dargestellte Timing Diagramm mit einem extern gespeicherten Timing Diagramm. Die Unterschiede sind sehr schnell und übersichtlich im Timing Diagramm zu erkennen. Kleine Unterschiede können Sie zur noch besseren Übersichtlichkeit ausfiltern. Zusätzlich wird auch eine Liste automatisch erstellt.



The screenshot shows a window titled "Report - Differences" containing a table with the following data:

	Signal Name	Start Time	End Time	Reference S...	Compare State
0	sum	106	151		F
1	c_out	106	151		1
2	x	106	151		F
3	y	106	151		F
4	c_in	106	151		1

The table lists the signal names, start and end times, and the compare state for each signal. The compare state is either 'F' (False) or '1' (True). The window also shows a list of files at the bottom: simulation.log, waveperl.log, Errors, Differences, Grep, TE_parse.log, TE Results.

Dieses Dokument ist in Anlehnung an das Tutorial „Using WaveFormer Pro with Modelsim VHDL“ entstanden. Im Help Menue von WaveFormer Pro finden Sie weitere sehr hilfreiche Tutorials. Weitere Fragen beantworten wir Ihnen gern.