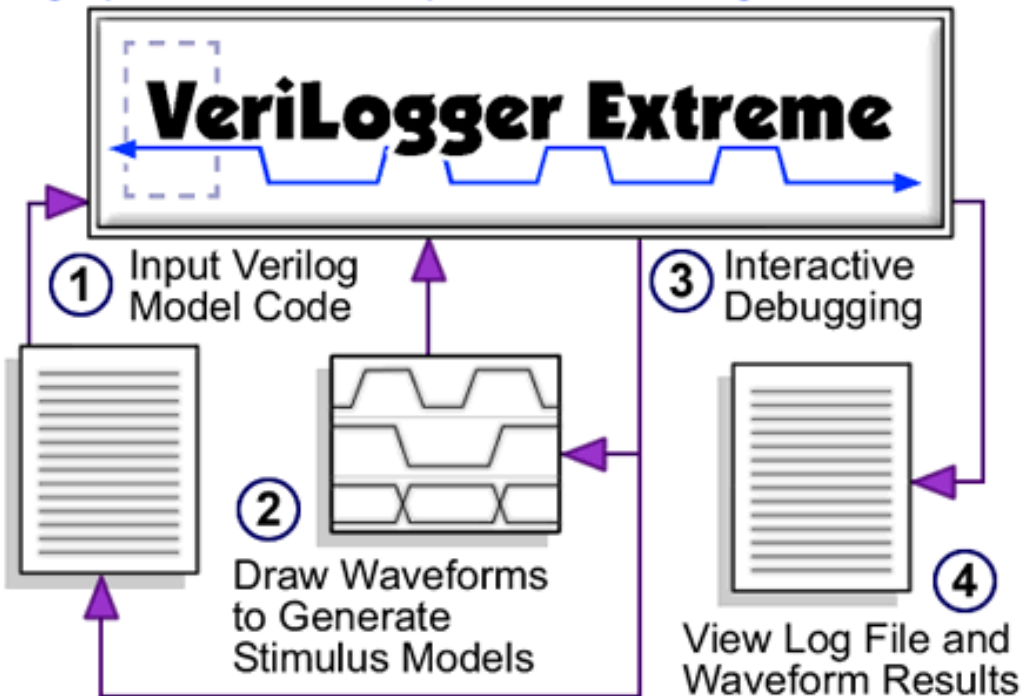


# VeriLogger Extrem Version 13

High-performance compiled-code Verilog 2001 simulator



High-performance compiled-code Verilog 2001 simulator

Zum VeriLogger Extrem gehört wie beim Vorgänger VeriLogger Pro auch BugHunter Pro. Sie erhalten also mehr als nur einen Simulator zu einem Budget schonenden Preis. VeriLogger Extrem ist zusammen mit der GUI von BugHunter Pro sehr einfach zu bedienen.

Eine Simulation läuft in 4 Schritten ab, wobei auch die Entwicklung der Stimulus Dateien mit einer grafischen Oberfläche vorgenommen wird – mit der aus WaveFormer Pro bereits bekannt und bewährten GUI.

# VeriLogger Extreme

Die Kombination von VeriLogger Extrem und BugHunter Pro bietet dem Anwender sehr komfortables und schnelles Debugging von Simulationsergebnissen. VeriLogger Extrem simuliert sehr schnell auf RTL- wie auch Gate-

Level und gibt SDF Timing Informationen. Der Simulator arbeitet mit Design Libraries und in Designs Flows aller relevanten ASIC- und FPGA-Hersteller wie Actel, Altera, Atmel, LSI Logic, QuickLogic und Xilinx.

# BugHunter Pro

BugHunter Pro ist die grafische Verilog/VHDL Entwicklungs- und Debugging-Umgebung, die zum Debuggen zusammen mit allen relevanten HDL-Simulationsumgebungen einsetzbar ist. Mit BugHunter Pro führen Sie Source-level Debugging aus und visualisieren auch dank der eingebauten Compression Engine sehr große

Mengen an Waveform Daten in kürzester Zeit und Sie können auch sehr schnell Testbenches zum Testen von HDL Modellen mit einer grafischen Oberfläche ganz flink erstellen. Mit BugHunter Pro können Sie auch Daten von Logikanalysatoren importieren oder zu Pattern Generatoren exportieren.

Mit der Kombination von VeriLogger Extrem und BugHunter Pro kann der Anwender also dieselben Testvectoren aus Simulationen auch für den Hardware Test verwenden. Umgekehrt

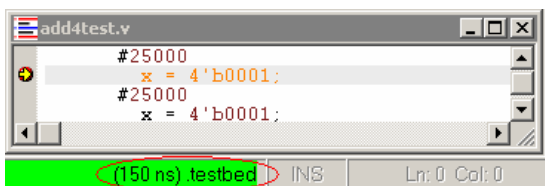
sind Test Vectoren für die Simulationen aus importierten Daten von Logikanalysatoren erstellbar. Damit sind Simulationen mit Daten von existierender Hardware verifizierbar.

VeriLoggerExtrem Version 13 ist nochmals schneller geworden und für die Nutzung auf Laptops optimiert: Die neue Simulator Version 13 hat die 8-fache Geschwindigkeit bei RTL-Level Simulationen und die 30-fache Geschwindigkeit bei Gate-Level Simulationen

gegenüber dem Vorgänger VeriLogger Pro und nutzt dabei 20 % weniger RAM – wobei VeriLogger Pro hier schon sehr sparsam war. Laptops haben häufig weniger Arbeitsspeicher als Desktops für Simulationsarbeitsplätze.

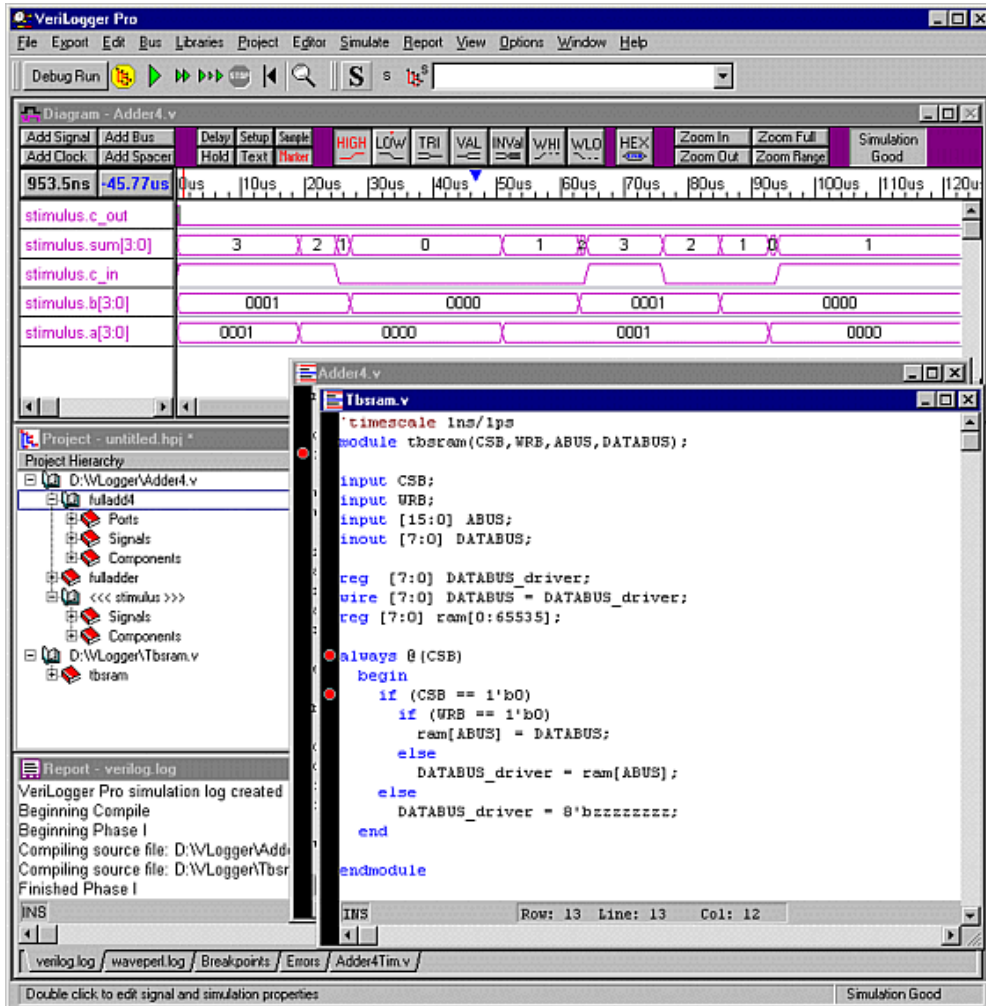
Die oben beschriebene Kombination erlaubt dem Anwender auch, im Command Line Modus Simulationen auszuführen – mit etwa doppelter

Geschwindigkeit. Dies führt zu verringerter Simulationszeit in einem Stadium, wenn keine Stolpersteine mehr erwartet werden.



Dem Anwender entgeht nichts: Im Statusfenster ist der aktuell simulierte Zeitpunkt und der Vorgang immer erkennbar.

**Ein Überblick:**

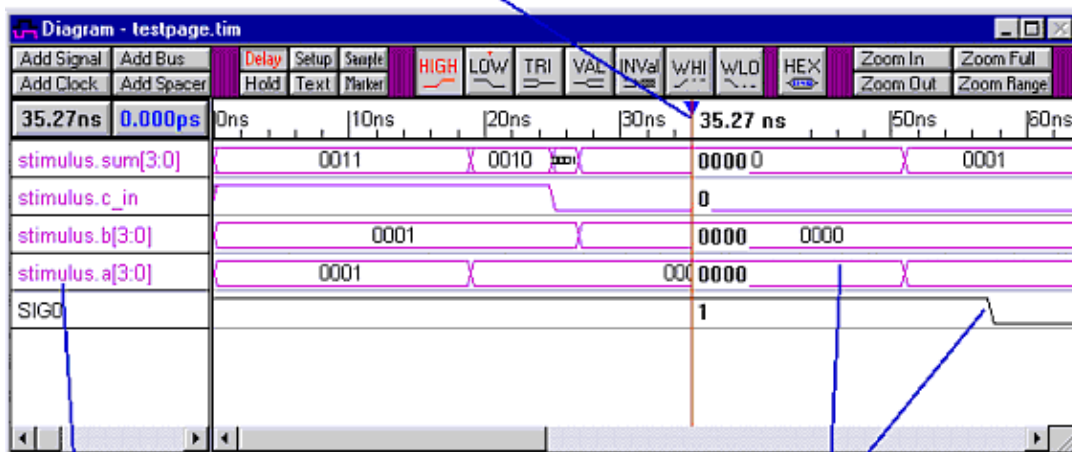


Eine typische Arbeitsoberfläche mit

- Projekt Fenster,
- Code Fenster,
- Diagramm Fenster,
- Report Fenster.

**Das Diagramm Fenster**

Left click and hold in the time line - view all waveform values at that specific time.



Right click on a signal name to go to the declaration line in an editor window.

Color coded waveforms - output signals are colored purple, input signals are black.

Im Diagramm Fenster sind die zeitlichen Abläufe der Signale mit deren Zustands- und Businhalts-Änderungen übersichtlich zu betrachten. Diese Darstellung ist bereits aus WaveFormer Pro bekannt. Das Fenster ist nicht nur ein Anzeigemedium sondern hat interaktive Funktionen.

## Das Projekt Fenster

The **Project Tree** control is used to investigate the hierarchical structure of the Verilog components, view source code, and set watches on signals. Each node in the tree has a context sensitive pop-up menu that can be opened by right clicking on the node.

Double-click on a file name to open the file in a new editor window

Display Direction, Type and State

Direction	Type	State
output	wire	'bx
output	wire	'bx
input	wire	1
input	wire	1
input	wire	1

Double-click on a signal or component to jump to the declaration in the HDL source code

Watch multiple ports, components or signals

Right click menu - right mouse click on any node to open a pop-up menu with context sensitive commands

## Die Toolbar

**Simulation Mode** - sets the current simulation mode for the project. Verilogger has two simulation modes: In **Debug Run** mode, simulations are started only when the user presses the Run or Single Step buttons (similar to a standard Verilog simulator). In **Auto Run** mode the simulator will automatically run a simulation each time a waveform is drawn or changed in the Diagram window. This mode makes it easy to quickly test small modules and do bottom-up testing. Use this button to toggle between modes.

**Run/Resume** - compiles the files and runs a simulation. Continues a simulation when it reaches a breakpoint

**Single Step - Step into and trace calls** - steps to the next line of code and sends a trace statement to the `verilog.log` file. This button will also step into function calls.

**Restart** - kills the current simulation, clears the waveform window, and restarts the simulation at time zero.

**Top Scope** - changes the interactive scope for console commands to the scope of the top-level module.

**Expand to Local Scope** - selects and expands the module node in the tree control that contains the last line executed.

**Local Scope** - changes the interactive scope for console commands to the scope of the last line of code to be executed.

**Goto** - opens an editor at the last line of code executed. Use this button when the simulation is stopped.

**Stop** - stops the simulation and places the simulator into interactive debugging mode. This button is only active during a simulation.

**Single Step - Step Over calls** - steps to the next line of code. It does not step into function calls.

**Build** - compiles the project files and builds the Verilog tree. It does not run a simulation.

**Console Window** - accepts Verilog commands and special simulator commands.

Hier ist ein vielfältiger Funktionsumfang sehr übersichtlich angeordnet. Unsere Kunden kommen mit sehr kurzen Einarbeitungszeiten aus.