

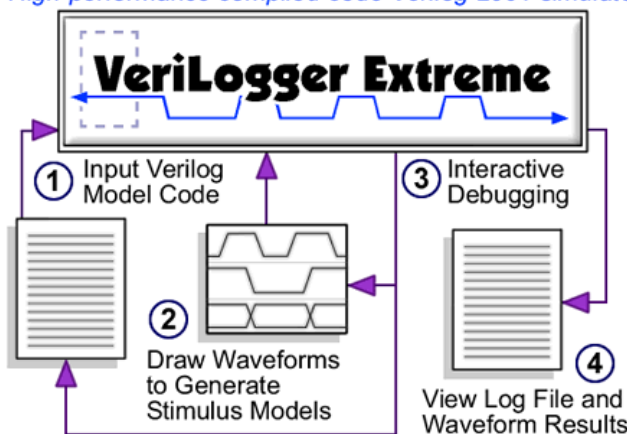
## VeriLogger Extrem Version 17

Mit der neuen Version 17 von VeriLogger Extrem kann der Anwender jetzt Source Code zu Symbolic Libraries compilieren. Das führt zu schnelleren Compilerläufen im Zusammenhang mit ASIC/FPGA Libraries.

Eine weitere Verbesserung mit dem Ziel schnellerer Simulationen sind die neuen Optimierungen sowohl für Gate-Level wie auch Cycle-Based Simulationen: 5-fach schnellere Gate-Level Simulationen und 6-fach schnellere bei Cycle-based Codierungen.

Ein weiteres Feature von VeriLogger Extrem Version 17 ist der geringere Speicherbedarf bei Compilerläufen und auch bei Simulationen.

*High-performance compiled-code Verilog 2001 simulator*



*High-performance compiled-code Verilog 2001 simulator*

Und die neue Version unterstützt jetzt zunehmend Verilog 2005 Features.

Damit Anwender nicht die berühmte Katze-im-Sack kaufen müssen, besteht für Interessenten die Möglichkeit, die Simulations-Software zusammen mit BugHunter Pro – der GUI für den Simulator und dem Debugging Tool – über einen Zeitraum von 6 Monaten zu testen und zu nutzen. VeriLogger Extrem wird ohne zusätzlichen Code mit Bremseffekt für große Designs für Windows und Linux geliefert.