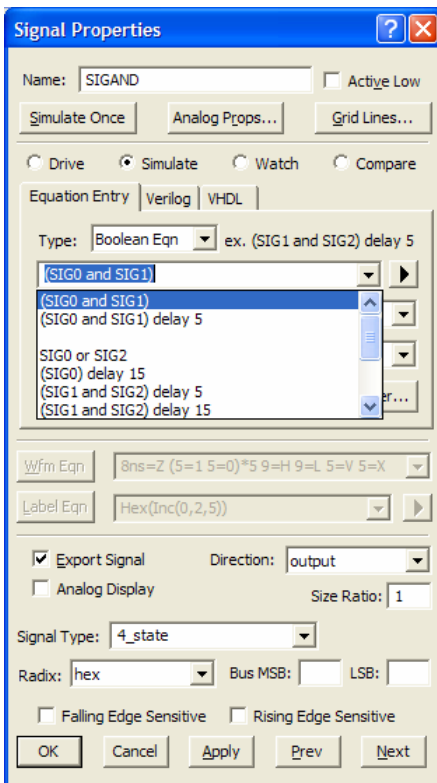
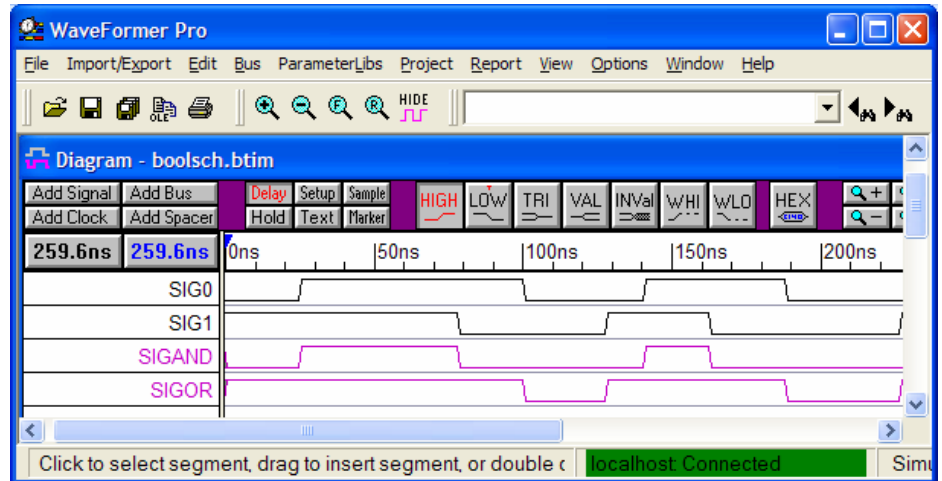


WaveFormer Pro...

...Simulated Signals

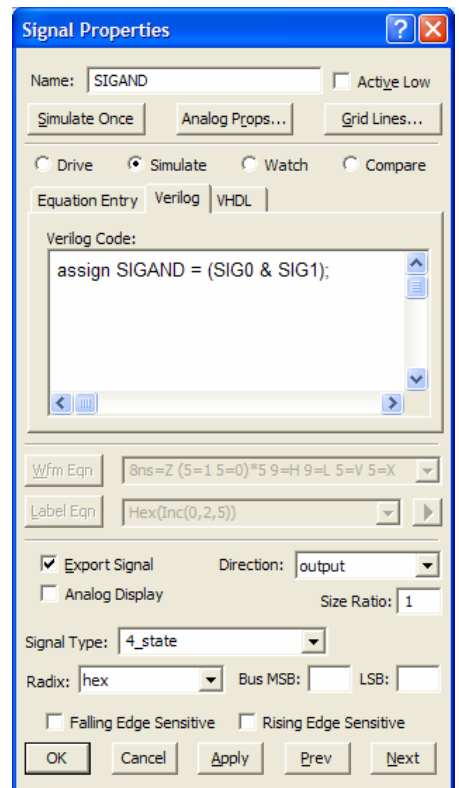
WaveFormer Pro erlaubt dem Anwender auf sehr einfache Weise Signale mit der Maus in die Timingdiagramme einzubringen und auch als „Simulated Signals“ darzustellen, z. B. als Ableitung von anderen Signalen. Hier sehen Sie SIGAND als UND-Verknüpfung von SIG0 & SIG1.



Mit einem Doppelklick auf den Signalnamen kommen Sie in die Signal Properties.

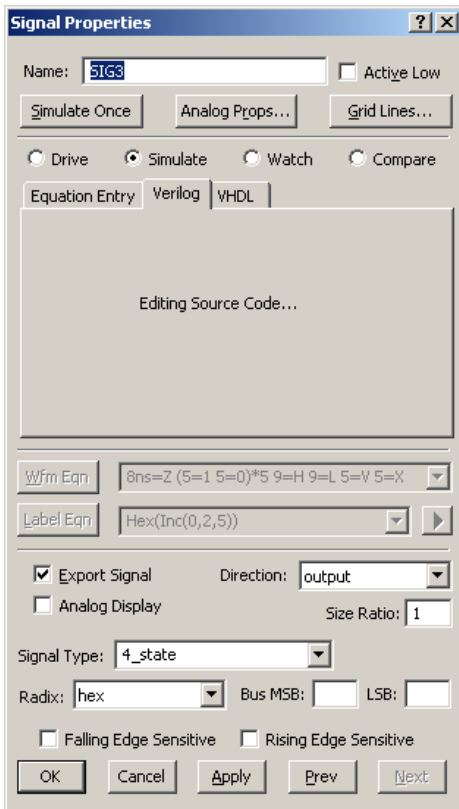
Im Beispiel links sehen Sie Boolesche Verknüpfungen. Und rechts erkennen Sie die Möglichkeit, die gleiche Signal Darstellung mit einer HDL wie Verilog oder VHDL zu bewirken.

WaveFormer Pro stellt Simulated Signals in einer violetten Farbe dar. Dies können Sie beliebig ändern.



WaveFormer Pro...

...Simulated Signals



Für einen unserer Kunden in der deutschen Halbleiter Industrie hat das kleine Fenster für die HDL Code Eingabe nicht gereicht. Dieser Anwender von WaveFormer Pro hat relative große Verilog Codes in das kleine Fenster kopiert und manchmal die Übersicht etwas verloren – das passiert jetzt nicht mehr !



Ab Version 11.13b hat WaveFormer Pro jetzt ein großes Fenster für die HDL Code Eingabe. Der Anwender kann die Größe des Fensters beliebig einstellen.

WaveFormer Pro verarbeitet im Stand-alone Betrieb für „Simulated Signals“ VHDL- und Verilog Code.

Bei entsprechender Konfiguration mit einem externen Simulator wie

- Synopsys VCS,
- Cadence NCSim oder
- Modelsim PE

kann der Anwender auch SystemVerilog Code für die Darstellung von „Simulated Signals“ verwenden.